

EF1SRP-05U 補足資料 (7700グループ編)

株式会社 彗星電子システム

第3版 2011年 6月 発行

1. 概要

本資料の内容はルネサスエレクトロニクス製MCU 7700シリーズのフラッシュメモリ内蔵MCUに読み出し、書込み、消去を行うために必要な注意事項が記載されています。また7700シリーズの各機能に対応したコマンドの操作説明を記載しています。

2. 動作環境

本書に記載されているMCUは以下の環境にてご使用ください。

< EFP-I 本体 >

Monitor Version : Ver. 3.00.12 以上

< コントロールソフトウェア >

WinEFP Version : Ver. 1.10.04 以上

SRPMCU.TBL Version : Ver. 1.02.02 以上

3. 個別書込仕様

- ・ 3線式シリアル書込方式

4. 端子結線

7700シリーズのターゲット接続ケーブルの端子結線表を表4.1に示します。

表4.1 ターゲット接続端子結線表

EF1SRP-01U側 コネクタ PIN No.	ターゲット側先端 線色	信号名	3線式ケーブル PIN No.	シリアル書込み時のMCU接続端子名
1	橙/赤点1	GND	NC	VSS端子に接続 *3
2	橙/黒点1	GND	NC	VSS端子に接続 *3
3	灰/赤点1	T_VPP	2	CNVSS端子に接続
4	灰/黒点1	T_VDD	3	VCC端子に接続 *1
8	白/黒点1	T_PGM/OE/MD	6	OE端子に接続
9	黄/赤点1	T_SCLK	4	SCLK端子に接続
10	黄/黒点1	T_TXD	5	SDA端子に接続
11	桃/赤点1	T_RXD	5	SDA端子に接続
12	桃/黒点1	T_BUSY	1	BUSY端子に接続
14	橙/黒点2	T_RESET	7	RESET端子に接続 *2
15	灰/赤点2	GND	8	VSS端子に接続 *3
16	灰/黒点2	GND	8	VSS端子に接続 *3

*1 ユーザー消費電流が多い場合 (MCU以外で20mA以上) は、MCUとそれ以外の電源を切り離してください。

7700シリーズのフラッシュメモリ内蔵MCUの場合は、ユーザー電源をそのまま書込みに使用することができます。ユーザー電源を使用する場合は、EFP-I本体側のT_VDD端子を切り離してください。

*2 リセット端子は抵抗によってプルアップされたワイヤードOR可能な回路を設けてください。ワイヤードOR接続ができない場合は、リセットICの入力端子等に接続して書込み、読出し等の動作時にMCUリセット端子が“L”レベルになるようにしてください。

- *3 ターゲット基板に接続される場合、1端子のみの接続でも問題ありませんが、2端子以上での接続をお勧めします。
- *4 MCUのXin、Xout端子は発振回路に接続してください。

(1) 7700シリーズをご使用される場合のターゲットMCU周辺回路例を図4.1に示します。

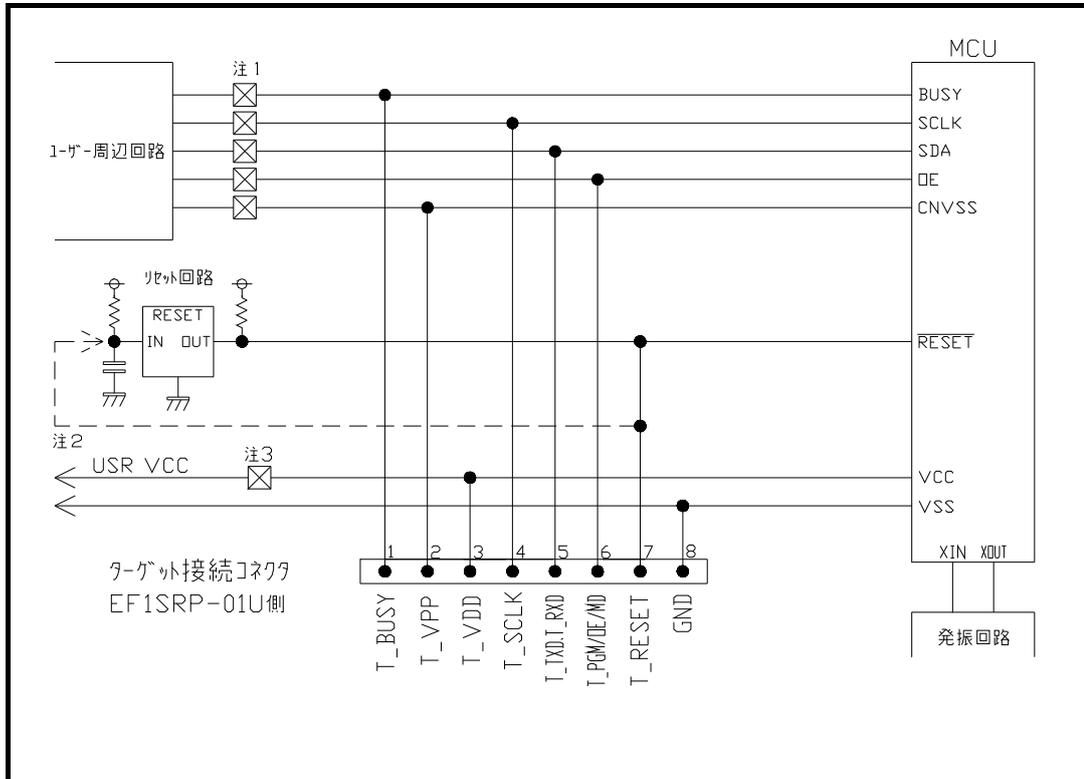


図4.1 ターゲットMCU周辺回路例

- 注1：ユーザー周辺回路が出力回路となっている場合は、シリアル書き込み時に出力同士の衝突が起きないように、ジャンパーで切り離すなどの処理を行って下さい。
- 注2：EFP-I側のリセット出力はオープンコレクターになっていますので、リセット回路がオープンコレクター出力の場合は、直接RESET端子に接続して下さい。ただし、プルアップ抵抗が接続されていなければなりません。リセット回路がCMOS出力の場合は注1と同様の処置をするか、またはEFP-I側のT_RESET信号をリセット回路の入力に接続して下さい。ただしリセット遅延時間は30ms以内として下さい。
- 注3：ユーザー消費電流が多い場合はユーザー電源を切り離し、EFP-I側の電源をMCUに供給するように接続して下さい。

(2) ユーザ周辺回路が出力となる場合の衝突防止回路例を図4.2及び図4.3に示します

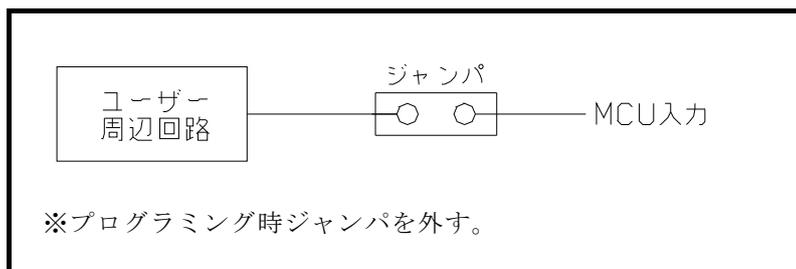


図4.2 ジャンパによる衝突防止回路

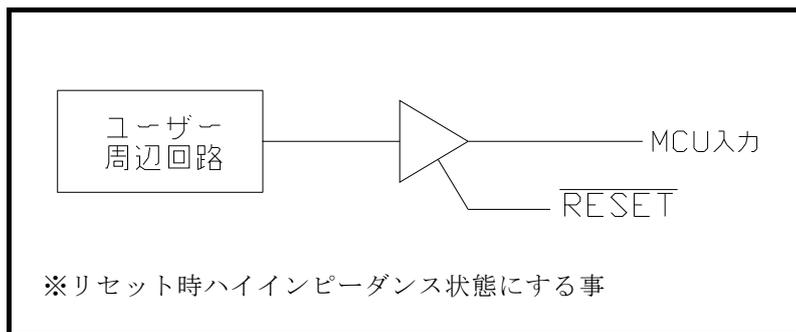


図4.3 スリーステートバッファによる衝突防止回路例